

DERWENT-ACC-NO: 1999-514284

DERWENT-WEEK: 199946

Kubota et al

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Power supply system in high frequency discharge
type
plasma processing apparatus for dry etching - supplies
positive bias voltage to sample during non- application
period of high frequency pulse to discharge electrode

PATENT-ASSIGNEE: MATSUSHITA ELECTRONICS CORP[MATE]

PRIORITY-DATA: 1998JP-0024224 (February 5, 1998)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES
MAIN-IPC			
JP 11224796 A	August 17, 1999	N/A	012
H05H 001/46			

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP 11224796A	N/A	1998JP-0024224
5, 1998		February

INT-CL (IPC): C23C014/40, C23C016/50 , C23F004/00 ,
H01L021/205 ,
H01L021/3065 , H01L021/31 , H05H001/46

ABSTRACTED-PUB-NO: JP 11224796A

BASIC-ABSTRACT:

NOVELTY - A whorl-like electrode (12) formed on a chamber (10) is supplied with high frequency pulse power for plasma generation. A DC power supply (17) connected to a base (14) bearing an etched sample (15), supplies power to the sample. Positive bias voltage is applied to the sample during non-application period of high frequency pulse to discharge electrode.

DETAILED DESCRIPTION - The sample base (14) bearing the etched sample (15) is formed at the bottom portion of the chamber.

An **INDEPENDENT CLAIM** is also included for power supply method.

USE - In high frequency discharge type processing apparatus for sputtering dry etching, plasma CVD process, ion-implantation, thin film formation.

ADVANTAGE - Prevents charging of processed film by applying positive voltage to sample when high frequency voltage is not applied to electrode. Avoids micro-loading effect. Avoids deterioration of gate insulating film. Improves etching rate.

DESCRIPTION OF DRAWING(S) - The figure shows the sectional drawing of schematic structure of dry etching apparatus. (10) Chamber; (12) Electrode; (14) Base; (15) Etched sample; (17) DC power supply.

CHOSEN-DRAWING: Dwg.1/8

TITLE-TERMS: POWER SUPPLY SYSTEM HIGH FREQUENCY
DISCHARGE TYPE PLASMA PROCESS
APPARATUS DRY ETCH SUPPLY POSITIVE BIAS
VOLTAGE SAMPLE NON APPLY
PERIOD HIGH FREQUENCY PULSE DISCHARGE
ELECTRODE

DERWENT-CLASS: L03 U11 V05 X14

CPI-CODES: L04-C07D; L04-D04;

EPI-CODES: U11-C07A1; U11-C09C; V05-F05C; V05-F05E5;
V05-F08D1; V05-F08D3;
V05-F08E1; X14-F02;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C1999-150568

Non-CPI Secondary Accession Numbers: N1999-383919

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-224796

(43) 公開日 平成11年(1999) 8月17日

(51) Int.Cl. ⁶	識別記号	F I
H 0 5 H 1/46		H 0 5 H 1/46 A
C 2 3 C 14/40		C 2 3 C 14/40
	16/50	16/50
C 2 3 F 4/00		C 2 3 F 4/00 A
H 0 1 L 21/205		H 0 1 L 21/205

審査請求 未請求 請求項の数13 O L (全 12 頁) 最終頁に続く

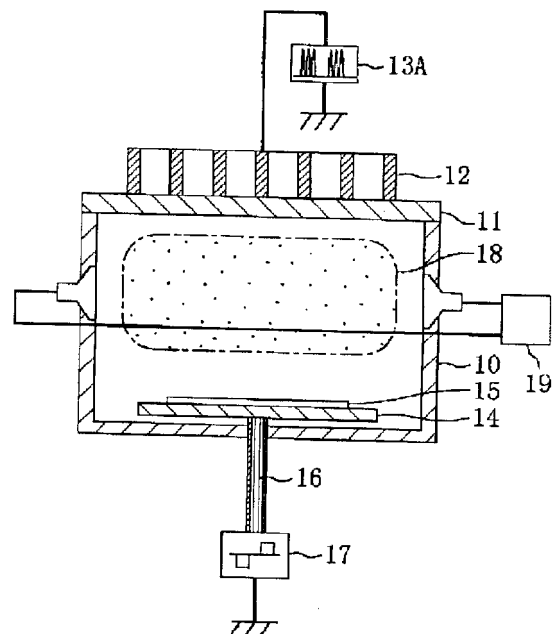
(21) 出願番号	特願平10-24224	(71) 出願人	000005843 松下電子工業株式会社 大阪府高槻市幸町1番1号
(22) 出願日	平成10年(1998) 2月5日	(72) 発明者	久保田 正文 大阪府高槻市幸町1番1号 松下電子工業株式会社内
		(72) 発明者	林 重徳 大阪府高槻市幸町1番1号 松下電子工業株式会社内
		(72) 発明者	山中 通成 大阪府高槻市幸町1番1号 松下電子工業株式会社内
		(74) 代理人	弁理士 前田 弘 (外2名)

(54) 【発明の名称】 プラズマ処理装置及びプラズマ処理方法

(57) 【要約】

【課題】 電荷分布の均一性をより向上させてエッチング形状の異常及びマイクロローディング効果の発生を一層低減させると共に、電荷の蓄積に伴うゲート絶縁膜の劣化又は破壊を防止する。

【解決手段】 チャンバー10の上には誘電体板11を介して渦巻き状電極12が設けられており、該渦巻き状電極12には高周波パルス電源13Aからプラズマ発生用の高周波パルス電力が供給される。チャンバー10の底部には試料台14が設けられ、該試料台14の上には被エッチング試料15が載置されている。試料台14の下側にはバイアス用のDCパルス電源17が設けられており、試料台14とDCパルス電源17とはストリップ線路16を介して接続されている。高周波パルス電源13Aから高周波電力が供給されていない期間に、DCパルス電源17から試料台14に正のバイアス電圧が印加される。



【特許請求の範囲】

【請求項1】 被処理基板を保持する試料台が設けられていると共に反応性ガスを導入するガス導入手段を有する真空チャンバーと、

前記真空チャンバーに、所定レベルの高周波電力を間欠的に繰り返し供給するか又は高レベル及び低レベルの高周波電力を交互に繰り返し供給することにより、前記真空チャンバーに前記反応性ガスからなるプラズマを発生させる高周波電力供給手段と、

前記高周波電力供給手段から前記所定レベルの高周波電力が供給されていない期間又は前記高周波電力供給手段から前記低レベルの高周波電力が供給されている期間に、正のバイアス電圧を前記試料台に印加するバイアス電圧供給手段とを備えていることを特徴とするプラズマ処理装置。

【請求項2】 前記試料台と前記バイアス電圧供給手段との間のインピーダンスは 1.0Ω 以下に設定されていることを特徴とする請求項1に記載のプラズマ処理装置。

【請求項3】 前記試料台と前記バイアス電圧供給手段とはストリップ線路を介して接続されていることを特徴とする請求項1に記載のプラズマ処理装置。

【請求項4】 前記バイアス電圧供給手段は、前記試料台に対して該試料台に保持されている被処理基板の反対側に設けられていることを特徴とする請求項1に記載のプラズマ処理装置。

【請求項5】 前記試料台と前記バイアス電圧供給手段との間に、前記高周波電力供給手段から供給される前記所定レベルの高周波電力又は前記高レベルの高周波電力の周波数に対して高インピーダンスとなる帯域阻止フィルタが設けられていることを特徴とする請求項1に記載のプラズマ処理装置。

【請求項6】 前記試料台と前記バイアス電圧供給手段との間に、一端が接地されており、前記高周波電力供給手段から供給される前記所定レベルの高周波電力又は前記高レベルの高周波電力の周波数に対して低インピーダンスとなる帯域通過フィルタの他端が接続されていることを特徴とする請求項1に記載のプラズマ処理装置。

【請求項7】 前記バイアス電圧供給手段は、直列に接続されたパルス信号源と高帯域増幅器とからなることを特徴とする請求項1に記載のプラズマ処理装置。

【請求項8】 前記高帯域増幅器は、前記パルス信号源から出力されるパルス信号の繰り返し周波数の2倍以上の周波数帯域を有することを特徴とする請求項7に記載のプラズマ処理装置。

【請求項9】 前記バイアス電圧供給手段は、DCパルス電源であることを特徴とする請求項1に記載のプラズマ処理装置。

【請求項10】 前記バイアス電圧供給手段は、バイポーラDCパルス電源であることを特徴とする請求項9に

記載のプラズマ処理装置。

【請求項11】 被処理基板を保持する試料台が内部に設けられた真空チャンバーに反応性ガスを供給すると共に、前記真空チャンバーに高周波電力を間欠的に繰り返し供給することにより、前記真空チャンバーに前記反応性ガスからなるプラズマを発生させる工程と、前記高周波電力が供給されていない期間の少なくとも一部の期間に、前記試料台に正のバイアス電圧を印加する工程とを備えていることを特徴とするプラズマ処理方法。

【請求項12】 前記高周波電力の供給が停止された時間と前記正のバイアス電圧の印加が開始される時間との間に、所定の遅延時間が設定されていることを特徴とする請求項11に記載のプラズマ処理方法。

【請求項13】 前記高周波電力が供給されている期間の少なくとも一部の期間に、前記試料台に負のバイアス電圧を印加する工程をさらに備えていることを特徴とするプラズマ処理方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本発明は、高周波放電を用いたプラズマ処理装置及びプラズマ処理方法に関するものである。

【0002】

【従来の技術】高周波放電を用いたプラズマ処理方法は、微細加工のためのドライエッチング法、薄膜形成のためのスパッタリング法又はプラズマCVD法、及びイオン注入法等のさまざまな分野で用いられており、加工寸法の微細化又は膜質の高精度な制御のために、高真空中でのプラズマ生成が求められている。

【0003】以下、プラズマ発生方法の適用例として、微細加工に適するドライエッチングについて説明する。現代の高密度半導体集積回路の進歩は産業革命にも比較される変革をもたらしつつあり、半導体集積回路の高密度化は、素子寸法の微細化、デバイスの改良、チップサイズの大面積化等により実現されてきた。素子寸法の微細化は光の波長程度にまで進んできており、リソグラフィにはエキシマレーザーやX線の使用が有望である。微細パターンの実現には、リソグラフィと並んでドライエッチングが重要な役割を果たしていると言える。

【0004】ドライエッチングとは、プラズマ中に存在するラジカル及びイオン等の気相と被エッチング試料である固相表面との間における化学的又は物理的反応を利用して、被エッチング試料の不要部分を除去する加工技術である。ドライエッチング技術として最も広く用いられている反応性イオンエッチング(RIE)は、適当な反応性ガスからなる高周波放電プラズマ中に被エッチング試料を曝すことによってエッチング反応を起こさせ、被エッチング試料の表面の不要部分を除去するものである。被エッチング試料の表面における必要な部分つ

より除去しない部分は、フォトマスクとして用いるレジストパターンにより保護されている。

【0005】微細化のためにはイオンの方向性を揃えることが必要であるが、このためにはプラズマ中でのイオンの散乱を減らすことが不可欠である。イオンの方向性を揃えるためには、プラズマ発生室の圧力を低くし、イオンの平均自由行程を大きくすることが効果的であるが、プラズマ発生室の圧力を低くするとラジカル密度が低下してエッチングレートが低くなるという新たな問題が発生する。

【0006】その対策として、誘導結合型のプラズマ装置やヘリコン型のプラズマ装置等の高密度プラズマ装置が導入されつつある。高密度プラズマ装置では従来の平行平板型R I E装置に比べて1桁から2桁程度高密度なプラズマを発生させることができる。このため、プラズマ発生室の圧力が1桁から2桁程度低い条件下でもR I E装置と同等以上のエッチングレートが得られている。

【0007】しかしながら、前記のような高密度プラズマ装置においては、以下のような問題が生じることが明らかになった。すなわち、(1) チャージアップに起因するエッチング形状の異常発生、(2) マイクロローディング効果、及び(3) ゲート絶縁膜の劣化又は破壊等である。以下、シリコン基板の上に絶縁膜(例えばシリコン酸化膜)を介して堆積された導電膜(例えば多結晶シリコン膜)に対してレジストパターンをマスクとしてプラズマエッチングを行なってゲート電極を形成する場合の問題点について説明する。

【0008】(1) まず、チャージアップに起因するエッチング形状の異常発生について説明する。チャージアップに起因するエッチング形状の異常発生の典型例としては、導電膜に対するエッチングにおけるノッチ現象が挙げられる。このノッチ現象とは、被エッチング試料(導電膜)に対して高密度プラズマによりエッチングを行なうと、プラズマ中の正イオンは被エッチング試料に向かうエネルギーが大きい一方、プラズマ中の電子は被エッチング試料に向かうエネルギーが小さい。このため、スペース幅が大きい孤立パターン領域においては、正イオン及び電子がバランス良く被エッチング試料の底部(スペース部の底部)に蓄積されるが、スペース幅が小さい密集パターン領域においては、正イオンは被エッチング試料の底部(スペース部の底部)に多く蓄積される一方、電子は被エッチング試料の側部(パターン部の側壁)に多く蓄積される。つまり、パターン部の側壁に多くの電子が付着するチャージアップ現象が発生する。従って、後に被エッチング試料に接近してくる正イオンはパターン部の側壁に引き寄せられるので、パターン部の側壁の底部に楔状のノッチが形成されるのである(例えば、K.K.Chi ほか、1995年DRY PROCESS SYMPOSIUM 予稿集、p.75、電気学会)。特に、密集パターン領域における最も外方のパターンの内側の側壁の底部にはノッチが

顕著に形成される。

【0009】(2) また、電荷の局在化及び不均一はエッチングレートそのものにも影響を及ぼす。すなわち、エッチング中において、レジストマスクは注入される正イオンにより正に帯電するため、レジストマスクにおけるマスク開口部の幅が小さい領域においては正イオンに対するマスク開口部への入射阻止機能が強く働く。このため、レジストマスクにおけるマスク開口部の幅が小さい領域ほどエッチング速度が遅い、いわゆるマイクロローディング効果が生じる。また、マイクロローディング効果は、被エッチング試料における孤立パターン領域及び密集パターン領域のパターン側壁のエッチング角度の差異又は、被エッチング試料における局所的な下地選択比の差異として現れる場合もある。

【0010】(3) また、電荷供給のアンバランスは、M O Sトランジスタのゲート絶縁膜の劣化又は破壊を引き起こす恐れがある。例えば、プラズマエッチングにおいては被エッチング試料(導電膜)に蓄積された多量の電荷がゲート絶縁膜を突き抜けてシリコン基板に向かうが、この際に、ゲート絶縁膜に大きな電子電流が流れるので、ゲート絶縁膜の絶縁性が劣化したり又は破壊したりする。ゲート絶縁膜が10nm程度以下の極薄膜になると、M O Sトランジスタの相互コンダクタンスの劣化現象が現われ、極端な場合にはゲート絶縁膜の絶縁性破壊に至ることが知られている(例えば、ERIGUCHIほか、IEICE TRANS. ELECTRON., VOL.E78-C, p.261、電子情報通信学会)。特に、微細化によりトランジスタサイズが1μm以下になると、配線の面積がトランジスタの面積の3桁から5桁以上も大きい、いわゆるアンテナ構造を有するトランジスタをL S Iは含むようになる。アンテナ構造はゲート絶縁膜における電荷の突き抜けを拡大するように働くので、トランジスタの微細化に伴ってプラズマによるゲート絶縁膜の劣化又は破壊はますます重要な課題になるものと考えられる。

【0011】そこで、高密度プラズマプロセスが有する前述の問題を解決する方法として、パルスプラズマプロセスが提案されている(例えば、Ohtakeほか、1995年DR YPROCESS SYMPOSIUM予稿集、p.45、電気学会)。

【0012】以下、パルスプラズマプロセスを行なうエッチング装置について図8を参照しながら説明する。

【0013】内部が真空中に保持されるチャンバー10の上には誘電体板11を介して渦巻き状電極12が設けられており、該渦巻き状電極12の一端はプラズマ発生用の高周波パルス電力を供給する高周波パルス電源13Aに接続されていると共に渦巻き状電極12の他端は接地されている。渦巻き状電極12には高周波パルス電力が印加され、誘電体板11を介して発生する誘導電磁界によりチャンバー10の内部に高密度のプラズマを発生させる。チャンバー10内の底部には試料台14が設けられ、該試料台14の上には被エッチング試料15が載置

されている。試料台14とバイアス用の高周波電力供給源20とはストリップ線路16を介して接続されている。プラズマ発生領域18のプラズマデータは、チャンバ10の側壁に設けられた μ 波干渉計19により得られる。

【0014】

【発明が解決しようとする課題】ところが、プラズマ発生用の高周波電力をパルス状に供給する前記のパルスプラズマプロセスにおいては、前述した、チャージアップに起因するエッチング形状の異常発生及びマイクロローディング効果を或る程度低減することはできるが、これらを低減させる効果については十分ではないという問題がある。

【0015】また、前記のパルスプラズマプロセスは、高密度プラズマエッチングによる電荷の蓄積に伴うゲート絶縁膜の劣化又は破壊についても、今後のゲート絶縁膜の薄膜化に対しては充分な効果がないという問題もある。

【0016】前記に鑑み、本発明は、被処理基板上に形成されている被処理膜にチャージアップ現象が起きることを確実に防止することを目的とし、本発明がエッチングに適用される場合には、電荷分布の均一性をより向上させてエッチング形状の異常及びマイクロローディング効果の発生を一層低減させると共に、電荷の蓄積に伴うゲート絶縁膜の劣化又は破壊を防止することを目的とする。

【0017】

【課題を解決するための手段】前記の目的を達成するため、本発明は、プラズマ発生用の高周波パルス電力がオフのときに、被エッチング試料に正のバイアス電圧を印加するものである。

【0018】本発明に係るプラズマ処理装置は、被処理基板を保持する試料台が設けられていると共に反応性ガスを導入するガス導入手段を有する真空チャンバーと、真空チャンバーに反応性ガスを供給する反応ガス供給手段と、真空チャンバーに所定レベルの高周波電力を間欠的に繰り返し供給するか又は高レベル及び低レベルの高周波電力を交互に繰り返し供給することにより、真空チャンバーに反応性ガスからなるプラズマを発生させる高周波電力供給手段と、高周波電力供給手段から所定レベルの高周波電力が供給されていない期間又は高周波電力供給手段から低レベルの高周波電力が供給されている期間に、正のバイアス電圧を試料台に印加するバイアス電圧供給手段とを備えている。

【0019】本発明のプラズマ処理装置によると、高周波電力供給手段から所定レベルの高周波電力が供給されていない期間又は高周波電力供給手段から低レベルの高周波電力が供給されている期間に、正のバイアス電圧を試料台に印加するバイアス電圧供給手段とを備えているため、プラズマ発生用の高周波電力がオフ又は低レベル

のときに、試料台に正のバイアス電圧を印加することができるので、被処理基板上の被処理膜に付着している電子を被処理基板中に引き込むことができると共に、プラズマ中の負イオンを被処理基板上の被処理膜に引き込むことができる。

【0020】本発明のプラズマ処理装置において、試料台とバイアス電圧供給手段との間のインピーダンスは1.0 Ω 以下に設定されていることが好ましい。

【0021】本発明のプラズマ処理装置において、試料台とバイアス電圧供給手段とはストリップ線路を介して接続されていることが好ましい。

【0022】本発明のプラズマ処理装置において、バイアス電圧供給手段は、試料台に対して該試料台に保持されている被処理基板の反対側に設けられていることが好ましい。

【0023】本発明のプラズマ処理装置において、試料台とバイアス電圧供給手段との間に、高周波電力供給手段から供給される所定レベルの高周波電力又は高レベルの高周波電力の周波数に対して高インピーダンスとなる帯域阻止フィルタが設けられていることが好ましい。

【0024】本発明のプラズマ処理装置において、試料台とバイアス電圧供給手段との間に、一端が接地されており、高周波電力供給手段から供給される所定レベルの高周波電力又は高レベルの高周波電力の周波数に対して低インピーダンスとなる帯域通過フィルタの他端が接続されていることが好ましい。

【0025】本発明のプラズマ処理装置において、バイアス電圧供給手段は、直列に接続されたパルス信号源と高帯域増幅器とからなることが好ましい。

【0026】この場合、高帯域増幅器は、パルス信号源から出力されるパルス信号の繰り返し周波数の2倍以上の周波数帯域を有することが好ましい。

【0027】本発明のプラズマ処理装置において、バイアス電圧供給手段は、DCパルス電源であることが好ましい。

【0028】この場合、バイアス電圧供給手段は、バイポーラDCパルス電源であることがより好ましい。

【0029】本発明に係るプラズマ処理方法は、被処理基板を保持する試料台が内部に設けられた真空チャンバーに反応性ガスを供給すると共に、真空チャンバーに高周波電力を間欠的に繰り返し供給することにより、真空チャンバーに反応性ガスからなるプラズマを発生させる工程と、高周波電力が供給されていない期間の少なくとも一部の期間に、試料台に正のバイアス電圧を印加する工程とを備えている。

【0030】本発明のプラズマ処理方法によると、プラズマ発生用の高周波電力が供給されていない期間に、又は高周波電力供給手段から低レベルの高周波電力が供給されている期間に、試料台に正のバイアス電圧を印加するため、被処理基板上の被処理膜に付着している電子が

被処理基板中に引き込まれると共に、プラズマ中の負イオンが被処理基板上の被処理膜に引き込まれるので、チャージアップ現象が低減すると共に被処理膜が正に帯電する現象を解消できる。

【0031】本発明のプラズマ処理方法において、高周波電力の供給が停止された時間と正のバイアス電圧の印加が開始される時間との間には、所定の遅延時間が設定されていることが好ましい。

【0032】本発明のプラズマ処理方法は、高周波電力が供給されている期間の少なくとも一部の期間に、試料台に負のバイアス電圧を印加する工程をさらに備えていることが好ましい。

【0033】

【発明の実施の形態】(第1の実施の形態)以下、本発明の第1の実施形態にかかるドライエッチング装置及びドライエッチング方法について、図1及び図2を参照しながら説明する。

【0034】図1は、本発明の第1の実施形態に係るドライエッチング装置の構造を示す概略図であって、図1において、10は接地されており、内壁がセラミック、テフロン又は石英等の絶縁物で覆われていると共に内部が真空中に保持されるチャンバーである。尚、チャンバー10は、内壁が絶縁物で覆われた構造に代えて、石英等からなるインナーチャンバーを有する二重構造であってもよい。また、チャンバー10には、該チャンバー10内に反応性ガスを導入する周知のガス導入手段が設けられているが、図示は省略している。

【0035】図1に示すように、チャンバー10の上にはセラミック等からなる誘電体板11を介して渦巻き状電極12が設けられており、渦巻き状電極12の一端は高周波パルス電源13Aに接続されていると共に渦巻き状電極12の他端は接地されている。これにより、渦巻き状電極12には高周波パルス電力が印加され、誘電体板11を介して発生する誘導電磁界によりチャンバー10の内部に高密度のプラズマを発生させる。また、チャンバー10内の底部には、表面が絶縁性材料でコーティングされた金属製の試料台14が設けられており、該試料台14の上には、被処理基板としての被エッチング試料15が載置されている。

【0036】第1の実施形態の特徴として、図1に示すように、試料台14の下方の近傍にはバイアス用のDCパルス電源17が設けられており、試料台14とバイアス用のDCパルス電源17とは約30cmの長さを有するストリップ線路16により接続されている。尚、被エッチング試料15が試料台14の下面に保持されている場合には、試料台14の上方における近傍にバイアス用のDCパルス電源17を設けることが好ましい。

【0037】ストリップ線路16は、幅2cm、厚さ0.5mmの銅よりなる帯板状であって、2~3cmの間隔において金属製の角筒により覆われており、寄生容

量の発生が抑制されている。試料台14とDCパルス電源17とがストリップ線路16を介して接続されているため、試料台14とDCパルス電源17との間における寄生容量の増加又はインダクタンスの増加を抑制することができる。

【0038】ところで、ストリップ線路16のインピーダンスを低くすることは、DCパルス電源17から出力されるバイアス用DCパルスの波形を忠実に試料台14に伝えるために重要である。換言すれば、ストリップ線路16のインピーダンスを試料台14とプラズマ発生領域18との間のインピーダンスに比べて十分に低くしないと、試料台14とプラズマ発生領域18との間のシース領域にバイアス電圧が印加されず、イオンの加速ができないからである。試料台14の面積が300cm²であり、シース領域の厚さが1mmであるとする、シース領域の静電容量はおおよそ300pF程度になるので、200MHzの周波数を有する高周波電力の伝達を実現するRC時定数にするには、シース領域のインピーダンスをおおよそ17Ω以下に設定する必要がある。ストリップ線路16における接続部分での接触抵抗及び寄生インダクタンス等の影響を考慮すると、インピーダンスに1桁以上の余裕が必要であるから、試料台14とバイアス用のDCパルス電源17との間のインピーダンスは1Ω以下に設定する必要がある。

【0039】また、図1に示すように、チャンバ10の側壁に設けられた窓にはμ波干渉計19が取り付けられており、該μ波干渉計19は所望時間のプラズマデータを取得する。

【0040】以下、第1の実施形態に係るドライエッチング装置を用いて行なう第1の実施形態に係るドライエッチング方法について図2を参照しながら説明する。図2は第1の実施形態に係るドライエッチング方法における各種のパラメータの時間変化を示している。

【0041】プラズマ発生用の高周波パルス電源13Aから印加される高周波パルス電力がオフになってから所定の遅延時間T_dの後に、バイアス用のDCパルス電源17をオンして、該DCパルス電源17から試料台14に正のバイアス電圧を印加する。

【0042】エッチングに使用される反応性ガス例えばハロゲンガスは電子負性ガスであるため、プラズマ発生用の高周波パルス電力がオフになった後の状態、つまりアフターグロープラズマの状態では、電子の加速源が無いため、電子温度が低下して電子付着解離が生じやすくなるので、電子密度は急速に低下する。一方、電子密度の低下とは反対に、電子付着解離の発生により負イオンが急激に増加する。通常、遅延時間T_dは、電子密度がピーク値に対する所定割合以下、例えばピーク値の半分以下、好ましくはピーク値の1/10程度に減少するような時間に設定することが好ましい。

【0043】プラズマ中の電子密度がピーク値に対する

設定割合以下になってからバイアス用のDCパルス電源17がオンするように遅延時間Tdを設定すると、遅延時間Tdの経過後、つまりDCパルス電源17が正のバイアス電圧を試料台14に印加したときには、電子密度が十分に低く且つ負イオン密度が大きいため、試料台14に流入する電子電流を十分に小さくして負イオン電流を効果的に引き出すことができると共に、負イオンを被エッチング試料15に効果的に照射することができる。

【0044】反応性ガスとして50sccmのHBrガスと25sccmのCl₂ガスをチャンバー10内に導入して、チャンバー10内の圧力を1~3Paとした。その後、プラズマ発生用の高周波パルス電源13Aから、周波数が13.56MHzで、パルス幅が10~30μ秒、時間平均電力が500~1000Wの高周波パルス電力を渦巻き状電極12に印加した。また、バイアス用のDCパルス電源17からは30~150Vの正のバイアス電圧をパルス幅0.1~10μ秒で印加した。正のバイアス電圧のパルスの繰り返し周波数は10kHzとし、遅延時間Tdは30~70μ秒に設定した。

【0045】プラズマ発生用の高周波パルス電源13をオフしてから20μ秒程度の経過後には、電子密度は半分以下となり、アフターグロープラズマにおける電子密度の急速な減少がみられた。

【0046】また、第1の実施形態のエッチング方法により発生したプラズマを用いて、シリコン酸化膜の上に堆積されたリンダーの多結晶シリコン膜に対してエッチングを行なったところ、エッチングレートは300~800nm/秒であり、シリコン酸化膜に対する選択比は20~100であってエッチング特性が良好であると共に、エッチング形状は異方性であった。また、チャージアップに起因するノッチ現象及びパターン形状の異常等は見られなかった。

【0047】以上説明したように、第1の実施形態によると、プラズマ発生用の高周波パルス電源13Aから供給される高周波パルス電力がオフのときに、バイアス用のDCパルス電源17から試料台14の上の被エッチング試料15に正のバイアス電圧を印加するので、以下のような効果が得られる。

【0048】被エッチング試料15の側部(パターンの側壁)に付着している電子が基板中に引き込まれると共にプラズマ中の負イオンが被エッチング試料15の底部(スペース領域の底部)に引き込まれるため、チャージアップ現象が低減して、パターンの側壁の底部に楔状のノッチが形成される事態を回避できる。

【0049】プラズマ中の負イオンが被エッチング試料15の上に形成されているレジストマスクに引き込まれるため、負イオンによってレジストマスクにおける正の帯電が解消するので、マイクロローディング効果が回避される。

【0050】プラズマ中の負イオンが被エッチング試料15に引き込まれるため、負イオン電流が流れると共に瞬時に多く流れる電子電流が低減するので、絶縁膜に流れる電流のピーク値が低減し、これによって、ゲート絶縁膜の絶縁性が劣化したり又は破壊したりする事態を回避できる。

【0051】プラズマ中の負イオンが被エッチング試料15に引き込まれるため、プラズマ発生用の高周波パルス電源13Aから供給される高周波パルス電力がオフのときにもエッチングが行なわれるので、エッチングレートが向上する。尚、高周波パルス電力を用いない従来のエッチング方法では、エッチングレートが孤立パターンよりも密集パターンの方が速いという現象が見られたが、第1の実施形態によると、孤立パターン及び密集パターンに対するエッチングレートの間には殆ど差は見られなかった。

【0052】特に、電子密度がピーク値に対して大きく減少しているときに、バイアス用のDCパルス電源17がオンするように遅延時間Tdを設定すると、電子密度が大きく低減しているために負イオンが大きく増加しているときに、被エッチング試料15に正のバイアス電圧を印加することになるので、プラズマ中の負イオンを効果的に被エッチング試料に引き込むことができる。

【0053】また、第1の実施形態によると、チャージアップ現象が確実に低減する理由として、プラズマ中の負イオンが被エッチング試料15に引き込まれることが大きく寄与すると考えられる。すなわち、被エッチング試料に高エネルギーの正イオン又は負イオンが入射する場合、入射イオンの持つ電荷が被エッチング試料の表面に蓄積される効果に加えて、イオンの入射に伴って被エッチング試料の表面から放出される二次電子の効果も無視できない程度に大きい。正イオンが入射するときには、二次電子の放出は正電荷の蓄積を増加するように働くが、負イオンが入射するときには、二次電子の放出は負電荷の蓄積を打ち消すように働くためである。

【0054】(第2の実施形態)以下、本発明の第2の実施形態に係るドライエッチング装置及びドライエッチング方法について、図3及び図4を参照しながら説明する。

【0055】図3は、本発明の第2の実施形態に係るドライエッチング装置の構造を示す概略図である。第2の実施形態においては、図1に示した第1の実施形態と同一の部材には同一の符号を付すことにより、説明を省略する。

【0056】第2の実施形態に係るドライエッチング装置が第1の実施形態と異なるのは、プラズマ発生用の高周波パルス電源13Bが高レベルの高周波電力と低レベルの高周波電力とを交互に繰り返し出力することと、及びバイアス用のDCパルス電源17に代えて、負のバイアス電圧と正のバイアス電圧とを交互に繰り返し試料台

14に印加するバイポーラDCパルス電源21を備えていることである。

【0057】以下、第2の実施形態に係るドライエッチング装置を用いて行なう第2の実施形態に係るドライエッチング方法について図4を参照しながら説明する。図4は第2の実施形態に係るドライエッチング方法における各種のパラメータの時間変化を示している。

【0058】図4に示すように、プラズマ発生用の高周波パルス電源13Bが高レベルの高周波電力を出力するときには、バイアス用のバイポーラDCパルス電源21は負のバイアス電圧を試料台14に印加し、高周波パルス電源13Bが低レベルの高周波電力を出力してから所定の遅延時間Tdの後に、バイポーラDCパルス電源21は正のバイアス電圧を試料台14に印加する。

【0059】第2の実施形態においては、高周波パルス電源13Bが高レベルの高周波電力を出力するときに、バイポーラDCパルス電源21が負のバイアス電圧を試料台14に印加するため、正イオンは被エッチング試料15の表面に引き込まれる。

【0060】また、第1の実施形態と同様、高周波パルス電源13Bが低レベルの高周波電力を出力してから所定の遅延時間Tdの後に、バイポーラDCパルス電源21が正のバイアス電圧を試料台14に印加することにより、電子及び負イオンが引き込まれる。尚、高周波パルス電源13Bからは低レベルの高周波電力が出力されているが、電子密度の減少及び負イオン密度の増加については第1の実施形態と大差がない。

【0061】第2の実施形態によると、バイポーラDCパルス電源21が試料台14に負のバイアス電圧を印加するときに正イオンが被エッチング試料15に照射されると共に、バイポーラDCパルス電源21が試料台14に正のバイアス電圧を印加するときに負イオンが被エッチング試料15に照射されるため、エッチングレートが向上すると共に異方性に優れたエッチングを行なうことができる。

【0062】反応性ガスとして50sccmのHBrガスと25sccmのCl₂ガスをチャンバー10内に導入して、チャンバー10内の圧力を1~3Paとした。その後、プラズマ発生用の高周波パルス電源13Bから、周波数が13.56MHzで、パルス幅が10~30μ秒、時間平均電力が高レベル出力の場合は500~1000Wで、低レベル出力の場合は50~200Wの高周波パルス電力を渦巻き状電極12に印加した。また、バイアス用のバイポーラDCパルス電源21からは、高周波パルス電源13Bからの高レベルの高周波電力に同期して-50~-200Vの負のバイアス電圧を印加すると共に、高周波パルス電源13Bから低レベルの高周波電力が印加されてから所定の遅延時間Tdの後に、30~150Vの正のバイアス電圧を10~30μ秒のパルス幅で印加した。パルスの繰り返し周波数は1

0kHzとし、遅延時間Tdは30~70μ秒に設定した。

【0063】また、第2の実施形態のエッチング方法により発生したプラズマを用いて、シリコン酸化膜の上に堆積されたリンドープの多結晶シリコン膜に対してエッチングを行なったところ、エッチングレートは350~800nm/秒であり、シリコン酸化膜に対する選択比は20~100であってエッチング特性が良好であると共に、エッチング形状は異方性であった。また、チャージアップに起因するノッチ現象及びパターン形状の異常等は見られなかった。

【0064】(第3の実施形態)以下、本発明の第3の実施形態に係るドライエッチング装置及びドライエッチング方法について、図5を参照しながら説明する。

【0065】図5は、本発明の第3の実施形態に係るドライエッチング装置の構造を示す概略図である。第3の実施形態においては、図1に示した第1の実施形態と同一の部材には同一の符号を付すことにより、説明を省略する。

【0066】第3の実施形態に係るドライエッチング装置が第1の実施形態と異なるのは、バイアス用のDCパルス電源17に代えて、負のバイアス電圧と正のバイアス電圧とを交互に試料台14に印加するバイポーラDCパルス電源21を備えていること、及びストリップ線路16の途中にプラズマ発生用の高周波パルス電力の周波数に対して高インピーダンスとなる帯域阻止フィルター22が挿入されていることである。

【0067】第3の実施形態によると、ストリップ線路16の途中にプラズマ発生用の高周波パルス電力の周波数に対して高インピーダンスとなる帯域阻止フィルター22が挿入されているため、プラズマ発生用の高周波パルス電力が試料台14からバイポーラDCパルス電源21を通り抜けることによって、該バイポーラDCパルス電源21が破壊したり又は試料台14へのバイアス電圧の印加が不安定になったり事態が防止される。

【0068】反応性ガスとして50sccmのHBrガスと30sccmのCl₂ガスをチャンバー10内に導入して、チャンバー10内の圧力を1~5Paとした。その後、プラズマ発生用の高周波パルス電源13Aから、周波数が54MHzで、パルス幅が10~50μ秒、時間平均電力が300~700Wの高周波パルス電力を渦巻き状電極12に印加した。また、バイアス用のバイポーラDCパルス電源21からは、高周波パルス電源13Aから供給される高周波パルス電力が停止してから所定の遅延時間Tdの後に、50~100Vの正のバイアス電圧を10~30μ秒のパルス幅で印加した。正のバイアス電圧の繰り返し周波数は5~10kHzとし、遅延時間Tdは70μ秒に設定した。

【0069】また、第3の実施形態のエッチング方法により発生したプラズマを用いて、シリコン酸化膜の上に

13

堆積されたリンドーアの多結晶シリコン膜に対してエッチングを行なったところ、エッチングレートは200~300nm/秒であり、シリコン酸化膜に対する選択比は50以上であってエッチング特性が良好であると共に、エッチング形状は異方性であった。また、チャージアップに起因するノッチ現象及びパターン形状の異常等は見られなかった。

【0070】(第4の実施形態)以下、本発明の第4の実施形態に係るドライエッチング装置及びドライエッチング方法について、図6を参照しながら説明する。

【0071】図6は、本発明の第4の実施形態に係るドライエッチング装置の構造を示す概略図である。第4の実施形態においては、図1に示した第1の実施形態と同一の部材には同一の符号を付すことにより、説明を省略する。

【0072】第4の実施形態に係るドライエッチング装置が第1の実施形態と異なるのは、プラズマ発生用の高周波パルス電源13Bが高レベルの高周波電力と低レベルの高周波電力とを交互に出力することと、バイアス用のDCパルス電源17に代えて、負のバイアス電圧と正のバイアス電圧とを交互に試料台14に印加するバイポーラDCパルス電源21を備えていること、及び試料台14と接地との間に帯域通過フィルター23が挿入されていることである。

【0073】第4の実施形態に係るドライエッチング方法においても、第2の実施形態と同様、プラズマ発生用の高周波パルス電源13Bが高レベルの高周波電力を出力するときには、バイアス用のバイポーラDCパルス電源21は負のバイアス電圧を試料台14に印加し、高周波パルス電源13Bが低レベルの高周波電力を出力してから所定の遅延時間Tdの後に、バイポーラDCパルス電源21は正のバイアス電圧を試料台14に印加するが、高周波パルス電源13Bが高レベルの高周波電力を出力する期間と、バイポーラDCパルス電源21が負のバイアス電圧を試料台14に印加する期間とは完全には一致していない。すなわち、バイポーラDCパルス電源21が負のバイアス電圧を試料台14に印加する期間は、高周波パルス電源13Bが高レベルの高周波電力を出力する期間に比べて、多少短くてもよいし、多少長くてもよいし、また、多少遅延していてもよい。このようにしても、正イオンは被エッチング試料15の表面に高エネルギーで引き込まれるので、シリコン酸化膜に対してエッチングを行なう場合のように、高エネルギーでエッチングを行なう必要がある場合に効果的である。

【0074】反応性ガスとして50sccmのC₄F₈ガスをチャンバー10内に導入して、チャンバー10内の圧力を3~10Paとした。その後、プラズマ発生用の高周波パルス電源13Bから、周波数が13.56MHzで、パルス幅が10~50μ秒、時間平均電力が500~1500Wの高周波パルス電力を渦巻き状電極12

14

に印加した。また、バイアス用のバイポーラDCパルス電源21からは、-500Vの負のバイアス電圧及び100Vの正のバイアス電圧を10~50μ秒のパルス幅で印加した。パルスの繰り返し周波数は5kHzとし、遅延時間Tdは100μ秒に設定した。

【0075】また、第4の実施形態のエッチング方法により発生したプラズマを用いて、BPSG(ボロン・リンガラス)膜に対してエッチングを行なったところ、エッチングレートは500~800nm/秒であり、シリコン基板に対する選択比は50以上であってエッチング特性が良好であると共に、エッチング形状は異方性であった。

【0076】(第5の実施形態)以下、本発明の第5の実施形態に係るドライエッチング装置及びドライエッチング方法について、図7を参照しながら説明する。

【0077】図7は、本発明の第5の実施形態に係るドライエッチング装置の構造を示す概略図である。第5の実施形態においては、図1に示した第1の実施形態と同一の部材には同一の符号を付すことにより、説明を省略する。

【0078】第5の実施形態に係るドライエッチング装置が第4の実施形態と異なるのは、バイポーラDCパルス電源21に代えて、高周波パルス信号を出力する信号発生器24と、DCから200MHzまでの広帯域の高周波パルス信号を増幅する広帯域増幅器25とが設けられていることである。

【0079】このようにすると、信号発生器24及び広帯域増幅器25によって、方形波を持つ正又は負のバイアス電圧のみならず、鋸歯状波等の所望の波形を持つ正又は負のバイアス電圧を試料台6に印加することができる。一般に、単体のDCパルス電源では、数百ワット程度が最大出力であるが、信号発生器24及び広帯域増幅器25からなるDCパルス電源を備えていると、数百ワットよりも大きいバイアス電圧を印加することができる。

【0080】広域増幅器25は、信号発生器24から出力される信号の繰り返し周波数の2倍以上の周波数帯域を持っていることが好ましい。このようにすると、広域増幅器25は信号発生器24から出力されるパルス信号を正確に増幅することができる。

【0081】第5の実施形態は、DCパルス電源の構成が異なる以外は、第4の実施形態と同様であるので、エッチング特性については、第4の実施形態と同様の結果が得られる。

【0082】尚、第1~第5の実施形態においては、高密度プラズマを用いるエッチング装置の場合を示したが、これに代えて、プラズマCVD装置又はスパッタリング装置等のように、高密度プラズマが必要とされる装置に適用しても、チャージアップを効果的に防止することができる。

【0083】

【発明の効果】本発明のプラズマ処理装置によると、プラズマ発生用の高周波電力がオフ又は低レベルのときに、試料台に正のバイアス電圧を印加することができるため、被処理基板上の被処理膜に付着している電子を被処理基板中に引き込むことができると共に、プラズマ中の負イオンを被処理基板上の被処理膜に引き込むことができるので、チャージアップ現象を低減することができる。10

【0084】従って、本発明のプラズマ処理装置がエッチング装置に用いられる場合には、以下に説明するような効果が得られる。

【0085】被エッチング試料の側部（パターン部の側壁）に付着している電子が被処理基板中に引き込まれると共にプラズマ中の負イオンが被エッチング試料の底部（スペース部の底部）に引き込まれるため、チャージアップ現象が低減して、パターン部の側壁の底部に楔状のノッチが形成される事態を回避できる。

【0086】プラズマ中の負イオンが被エッチング試料の上に形成されているレジストマスクに引き込まれるため、レジストマスクにおける正の帯電が解消するので、マイクロローディング効果を回避できる。20

【0087】プラズマ中の負イオンが被エッチング試料に引き込まれるため、負イオン電流が流れると共に瞬時に多く流れる電子電流が低減し、絶縁膜に流れる電流のピーク値が低減するので、ゲート絶縁膜の絶縁性が劣化したり又は破壊したりする事態を回避できる。

【0088】プラズマ中の負イオンが被エッチング試料に引き込まれるため、プラズマ発生用の高周波パルス電力がオフのときにもエッチングが行なわれるので、エッチングレートが向上する。30

【0089】本発明のプラズマ処理装置において、試料台とバイアス電圧供給手段との間のインピーダンスが1.0Ω以下に設定されていると、バイアス電圧供給手段から試料台に印加されるバイアス電圧の波形が鈍ることを防止できる。

【0090】本発明のプラズマ処理装置において、試料台とバイアス電圧供給手段とがストリップ線路を介して接続されていると、試料台とバイアス電圧供給手段との間における寄生容量増加又はインダクタンスの増加を抑制できる。40

【0091】本発明のプラズマ処理装置において、バイアス電圧供給手段が試料台に保持されている被処理基板の反対側に設けられていると、試料台とバイアス電圧供給手段との距離を短くできるので、試料台とバイアス電圧供給手段との間におけるインピーダンスの増加を抑制できる。

【0092】本発明のプラズマ処理装置において、試料台とバイアス電圧供給手段との間に、高周波電力供給手段から供給される高周波電力の周波数に対して高インピ

ーダンスとなる帯域阻止フィルタが設けられていると、高周波電力供給手段から供給される高周波電力が試料台を通過してバイアス電圧供給手段に達して、バイアス電圧供給手段が破壊されたり又は試料台に印加されるバイアス電圧が不安定になったりする事態を回避できる。

【0093】本発明のプラズマ処理装置において、試料台とバイアス電圧供給手段との間に、高周波電力供給手段から供給される高周波電力の周波数に対して低インピーダンスとなる接地接続の帯域通過フィルタが設けられていると、高周波電力供給手段から供給される高周波電力が試料台を通過してバイアス電圧供給手段に達して、バイアス電圧供給手段が破壊されたり又は試料台に印加されるバイアス電圧が不安定になったりする事態を回避できる。

【0094】本発明のプラズマ処理装置において、バイアス電圧供給手段が直列に接続されたパルス信号源と高帯域増幅器とからなると、所望の波形を持つバイアス電圧を試料台に印加できると共に大きな電力のバイアス電圧を試料台に印加することができる。

【0095】この場合、高帯域増幅器が、パルス信号源から出力されるパルス信号の繰返し周波数の2倍以上の周波数帯域を有している、バイアス電圧供給手段から試料台に印加されるバイアス電圧の波形が鈍ることを防止できる。

【0096】本発明のプラズマ処理装置において、バイアス電圧供給手段がDCパルス電源であると、簡易且つ確実に正のバイアス電圧を試料台に印加することができる。

【0097】この場合、バイアス電圧供給手段がバイポーラDCパルス電源であると、正のバイアス電圧及び負のバイアス電圧を試料台に印加することができる。

【0098】本発明のプラズマ処理方法によると、プラズマ発生用の高周波電力がオフのときに、試料台に正のバイアス電圧を印加することができるため、被処理基板上の被処理膜に付着している電子を被処理基板中に引き込むことができると共に、プラズマ中の負イオンを被処理基板上の被処理膜に引き込むことができるので、チャージアップ現象を低減することができる。50

【0099】本発明のプラズマ処理方法において、高周波電力の供給が停止された時間と正のバイアス電圧の印加が開始される時間との間に所定の遅延時間が設定されていると、電子密度がピーク値に対して大きく減少しているために負イオンが大きく増加しているときに、被処理基板上の被処理膜に正のバイアス電圧が印加されることになるので、プラズマ中の負イオンを効果的に被処理膜に引き込むことができる。

【0100】本発明のプラズマ処理方法が、高周波電力が供給されているときに、試料台に負のバイアス電圧を印加する負バイアス印加工程を備えていると、プラズマ

17

中の正イオンを被処理基板上の被処理膜に引き込むことができる。従って、本発明のプラズマ処理方法がエッチング方法に適用される場合には、エッチングレートが向上する。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るドライエッチング装置の概略構成を示す断面図である。

【図2】本発明の第1の実施形態に係るドライエッチング方法における各種パラメータの時間変化を示した図である。

【図3】本発明の第2の実施形態に係るドライエッチング装置の概略構成を示す断面図である。

【図4】本発明の第2の実施形態に係るドライエッチング方法における各種パラメータの時間変化を示した図である。

【図5】本発明の第3の実施形態に係るドライエッチング装置の概略構成を示す断面図である。

【図6】本発明の第4の実施形態に係るドライエッチング装置の概略構成を示す断面図である。

【図7】本発明の第5の実施形態に係るドライエッチン

18

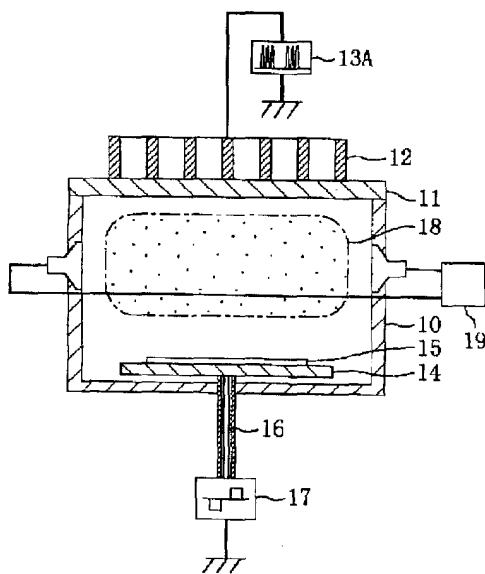
グ装置の概略構成を示す断面図である。

【図8】従来のドライエッチング装置の概略構成を示す断面図である。

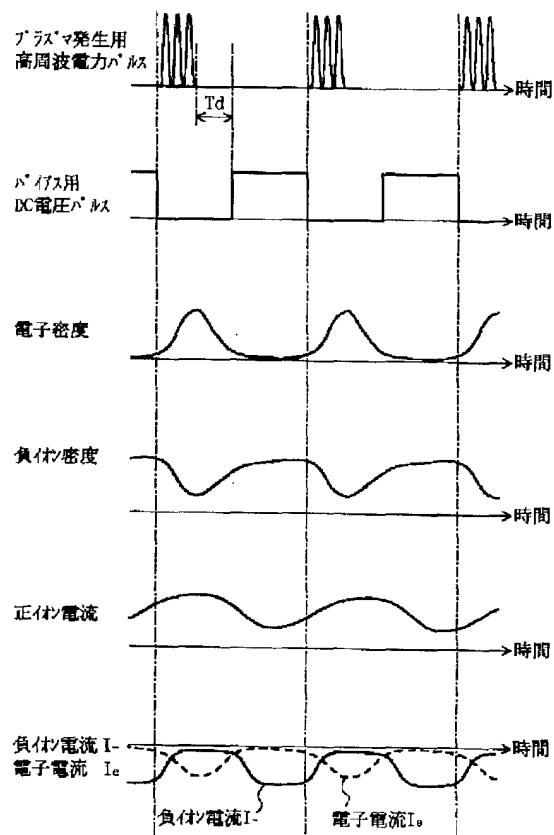
【符号の説明】

- 10 チャンバー
- 11 誘電体板
- 12 渦巻き状電極
- 13A、13B 高周波パルス電源
- 14 試料台
- 15 被エッチング試料
- 16 ストリップ線路
- 17 DCバイアス電源
- 18 プラズマ発生領域
- 19 μ 波干渉計
- 21 バイポーラDCパルス電源
- 22 帯域阻止フィルター
- 23 帯域通過フィルター
- 24 信号発生器
- 25 広帯域増幅器

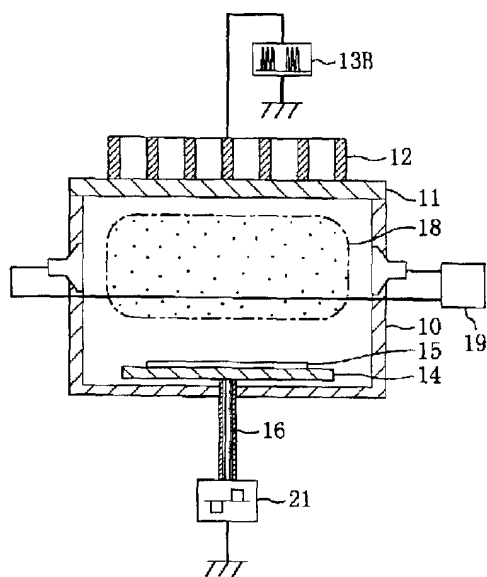
【図1】



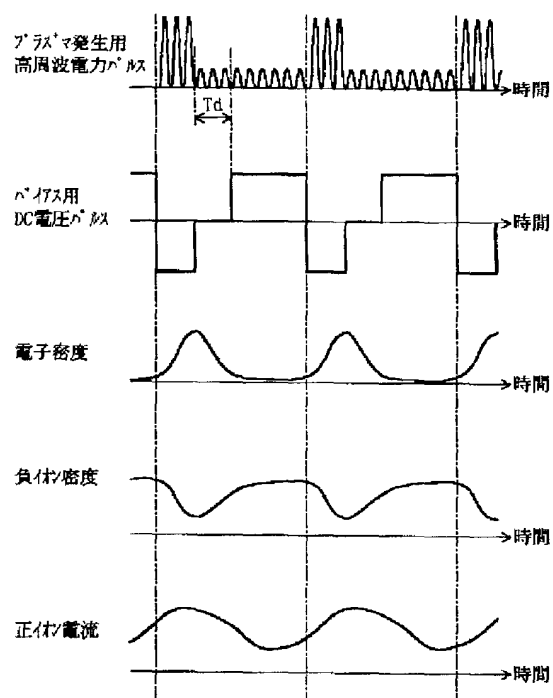
【図2】



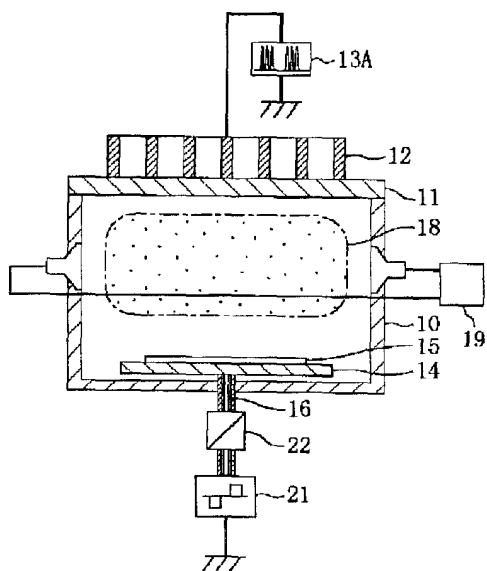
【図3】



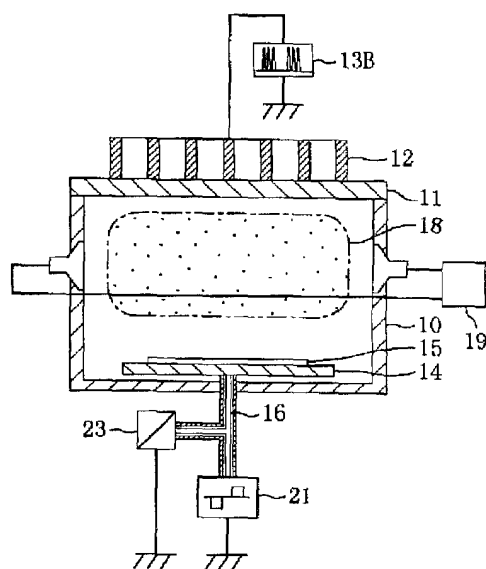
【図4】



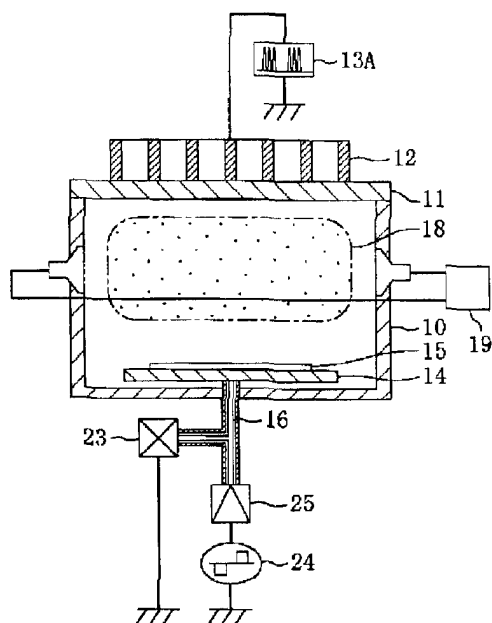
【図5】



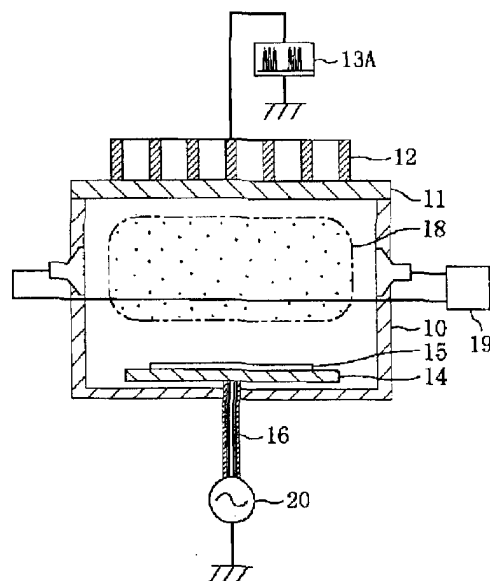
【図6】



【図7】



【図8】



フロントページの続き

(51)Int.Cl.⁶
H01L 21/3065
21/31

識別記号

F I
H01L 21/31
21/302

C
B